PONTIFÍCIA UNIVERSIDADE CATÓLICA DO RIO DE JANEIRO - PUC RIO

ENG1414

**Laboratório 2**

Marcos Vinicius Araujo Almeida

Felipe Gonzalez

Rio de Janeiro, Setembro de 2022

1. **Decodificador de senhas**

Para projetar o circuito, foram feitos 4 mapas de karnaugh, um para cada pino de entrada do display de 7 segmentos.

- Para o primeiro dígito (mais significativo), os mintermos devem ser {3, 8}

- Para o segundo, os mintermos devem ser {1, 5, 6, 9}

- Para o terceiro, os mintermos devem ser {2, 4, 5, 6}

- Para o último, os mintermos devem ser {3, 4, 5, 7, 9}

Foram então resolvidos os mapas de karnaugh referentes a tais especificações, conectando a saída dos circuitos gerados aos pinos correspondentes do display.

1. **Somador de 5 bits**

A lógica do circuito consiste em criar um circuito somador de dois números de 5 bits cada. Para cria-lo, podemos pensar primeiramente em um circuito que soma apenas 2 números de 1 bit, tendo como entrada, A1, B1 (bits a serem somados) e uma entra Cin, servindo como o fator da soma anterior. Para saída, temos o display de resultado S, e uma saída Cout, que envia um sinal, quando existe alguma soma fechada (1 + 1).

A tabela verdade da saída se apresenta da seguinte maneira:

|  |  |  |
| --- | --- | --- |
| **A1** | **B1** | **S** |
| 0 | 0 | 0 |
| 1 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 1 | 0 |

O circuito somador de um bit pode ser construído desse modo:

Diagrama, Esquemático

Descrição gerada automaticamente

Após a construção desse circuito somador de 1 bit, basta apenas fazermos outros 4 desses, e, para todo outro circuito construído, conectar a entrada Cin do atual no Cout do último.

1. **Somador de 5 bits (*Versão 2)***